

鑫興機械工業股份有限公司

IC 覆晶基板壓平機開發計畫

計畫目標

目前國內機械業者在覆晶封裝的領域上侷限在收放板機、清洗機兩大類產品，此類機台技術層次較低且多已逐漸移往大陸生產，對於製程中需高剛性與高強度的生產機台由於過去電子大廠之技術皆直接由國外原廠整套製程設備引進，不只支付權利金更要投資購買國外昂貴設備，殊不知國內機械技術經驗已大幅提昇，許多設備可轉向國內採購。

本公司基於過去提供電子廠客製化精密穩定設備之經驗，於今年成立封裝製程機械專案小組，並在充分了解製程後(以南亞為MODEL)，以此壓平機為第一套研發計劃。經濟部工業局洞悉此一發展趨勢，故於希冀本計畫提升在精密產業機台在電子機械上的實用發展與提高壓平機國內的自製率，建立電子大廠對國內設備的信心，希望能以政府資源結合台灣本地強大快速的供應網配合多年機械設計經驗，提昇我國機械層次。

執行成果

- 技術創新：應用過去設計塑膠射出機對機構強度及精密度的加工組裝技術於 bump 壓平，並開發出多段式壓力溫度控制程式以模擬生產條件並加以紀錄回饋至人機系統，此為原廠機台所沒有之功能，充分將異業經驗結合，技術創新提昇
- 獲得訂單：目前南亞科技已派製程工程師至本司檢驗過機器精度確認 ok，預計將於明年度採購 2 台單軸機(報價 NT\$125 萬 /set) 搭配試產
- 專利申請：目前正在整理專利資料將於 12 月提出申請 2 項機構及程式動作專利

新產品簡介

本機台是應用於 Intel CPU 基板錫鉛凸塊之壓平製程。

錫鉛印刷後壓平(Hot press flattening)處理的優點是基板與晶圓封裝良率高及提供錫鉛凸塊量測機台容易校正，減少空焊情形發生，由於我司機台水平疊加組裝技術與關鍵零組件表面研磨處理技術經驗豐富，已成功開發此一機台

技術合作單位及合作內容

項目	對象	內容	起迄期間
技術購買	盛琳科技有限公司	產品規格及檢驗規範及測試樣品提供	94-3月-12月
委託研究	盛琳科技有限公司	本機型於其他產品應用方向以及試產後壓平 chip 檢驗報告	94-3月-12月

成果應用領域

- 應用範圍
覆晶 Flip Chip (F/C) 技術應用的基板包括陶瓷、矽晶片、高分子積層板以及玻璃等，其應用的範圍包括高階電腦、PCMCIA 卡軍事設備、個人通訊產品、鐘錶以及液晶顯示器等。
- 覆晶 Flip Chip 技術
一種將 IC 與基板相互連接的先進封裝技術，在封裝的過程中，IC 會被翻覆過來，讓 IC 上面的接合點(Pad)與基板的接合點相互連接。

覆晶 Flip Chip 技術分類

由於成本與製程因素，使用 Flip Chip 接合的產品通常可分為兩種形式，分別為使用於低 I/O 數 IC 之 FCOB(Flip Chip on Board, 覆晶式組裝)及使用於高 I/O 數 IC 之 FCIP(Flip Chip in Package, 覆晶式構裝)。

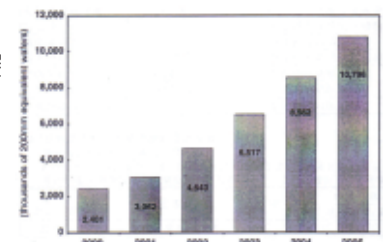
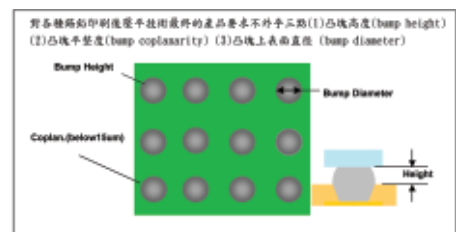
未來電子產品強調輕薄短小、高速、高腳數等特性，以導線架(wire bond)為基礎的傳統封裝型態將漸不適用。覆晶(Flip Chip)封裝由於能夠提供較佳的電氣特性與較低電感、電容值，必具有優異的散熱性能，故較傳統封裝型態更適用於高速與高腳數的 IC 產品，台灣未來在矽導計畫的推動下 IC 產業更朝向 SiP(system in package)及 SoC(system on chip)方向前進，覆晶封裝更將是最佳的 IC 封裝選擇。

半導體的細微加工技術已正式進入 0.13um 的時代，印刷電路板微細化製程好不容易才做到數百 um 等級，兩者差距達千倍之多，在各種印刷電路板製程如增層法、超薄銅箔、奈米銀膠線路印刷等電路板微細化技術皆是搭配半導體的微細加工將 3C 產品推向更輕薄短小的加工技術，錫錫凸塊覆晶技術是搭配半導體與印刷電路板微細化製程的最佳方案選擇。

覆晶技術的錫錫凸塊(solder bump)的生產技術有蒸餾(evaporation)、電鍍(plating)、印刷壓平(stencil print with flattening)、植球(solder ball placement)等，印刷為目前錫錫凸塊主力生產技術基於生產量高與快速，但在覆晶錫錫後處理的壓平製程(flattening process)，需搭配這種以印刷的 Bump 做壓平後供下游封裝廠得到

較高封裝良率。而這種印刷凸塊生產如表二所示全球凸塊生產廠商不含 IC 製程與基板生產廠商台灣的 Bumping house 即佔了全世界一半的廠商。

鑫興機械因看好覆晶 Bump 壓平未來的發展潛力(圖一)，於是結合過去精密衝壓床已累積十多餘年的經驗，應用於覆晶 Bump 壓平達高精度與高品質的目標研發進行。

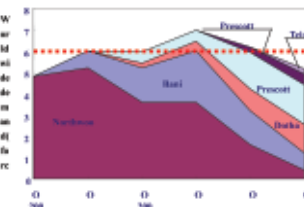


圖二 Intel CPU 封裝 Road map

- 依世界第一大晶片廠商 Intel 預估：2005 年全球約 60Mu/Q

- 如果 C4 Bump 未經過壓平，在製程將會出現 not-wet 的不良率

專案執行績效說明



- 市場效益**
目前錫鉛凸塊壓平機用專用機除了日本大廠 NEC 與 Shinto design corp.外，更發現如 Hitachi 與干住金屬積極在此特用機台研發，由圖四可以看出需使用壓平機的 FCPBGA 產品由 2000 年的 155M unit 到 2001 年的 220 M units，至 2005 年的 800M units 每年快速成長。以每 1-2 秒一片成品計算，單機五壓頭同時運作，全世界市場需求估計 1000-3000SET，目前日本機台每報價約 20,000,000 日圓，若由台灣開發成功(預計售價為日本機種 65%)，應可搶進 30-50% 市占率，保守估計至少有 10 億新台幣之市場價值。
- 企業技術創新轉型**
開發自動化高強度壓平機，對於整個企業的經驗傳承及技術轉型將有莫大的助益，執行本計畫後，將可使確立企業由傳統機械產業轉換成電子機械的專業廠，對於研發人員素質、專業技術人才之單位產能，員工對企業產業之認同，皆有向上提升的力量，可促進產業技術升級。
- 延伸創新開發資源：**
若此機型開發成功，其利潤將可投入現有軟硬體(如認證申請及檢驗設備購入)之提昇，人才的培育，將來可有更多資源進行其他相關機械之開發計畫。
- 提昇周邊供應鏈配合廠商整體技術**
我司過去 30 年來有諸多供應商大力支援，於本計劃執行期間，已有部分供應商隨著研發需要技術一同提昇，並導入諸多突破性的觀念，例如精密度要求提高，以及對半導體製程的了解增加，這些廠商以及其下的人力，皆是我司日後開發的重要資源，並期待共同轉型。

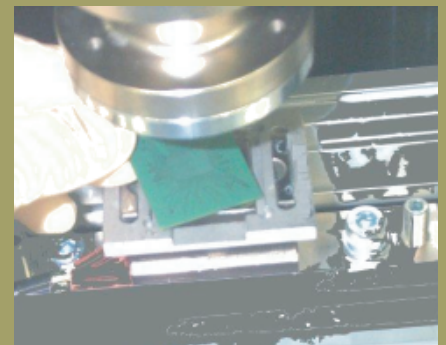
專案執行重要心得

執行此次專案所獲得收穫非常多，在此簡述如下：

- 新技術導入**
開發此機台後，我司對台灣這十年來當紅的半導體產業有了全面初步的認識，發現在製程中有許多技術事實上台灣已有自行開發能力，只是缺乏敲門磚罷了。半導體製程與設備關係密切，好的產品必須是製造出來而非檢驗出來的，機台於設計過程需特別強調可靠度並有許多量化的顯示檢驗方式或輔助儀器，這次在伺服系統的設計及精密空壓電控系統的回饋紀錄規劃我司用了許多時間深入研究，並與供應商及技轉廠商學習許多半導體設備業相關經驗，並實際使用這些過去傳統產業客戶沒有要求的技術及管理方法，對技術及視野的提昇有莫大幫助。
- 建立智財權觀念及研發紀錄習慣：**
計劃執行期間，我司在過程中由傳統機械產業忽視智財權保障的舊有觀念，逐漸養成研發紀錄習慣並學習申請專利事項，對保障個人公司發明權益，累積工業技術，促進科技發展，產生莫大助益。
- 與電子大廠與代理商作業流程默契建立**
開發過程中，由於與客戶端的往來皆須通過中間代理商溝通，此種操作模式與我司過去與中小企業客戶單刀直入的直接方式大不相同，相對造成研發流程的障礙，同時發現銷售管道並不暢通，並非機台品質價格獲有定即可立刻獲得訂單，需配合代理商與電子大廠作業默契建立關係。
- 確立我司日後研發方向**
對電子業這種資本密集產量多利潤少的產業來說，優良的設備及精確的管理是企業獲利的關鍵，我司日後將延續以往對精密機構的要求，加上機電整合的能力，結合軟體監控的規劃，使客戶直接可以靠設備執行部分 SPC 管理的功能，增加產品競爭力，同時這種精神也可以對我司傳統產業的客戶推廣，發揚光大。



雙軸壓平機及電控系統



試壓基板



TRAY 盤進料系統